

PAT-NO: JP408255843A

DOCUMENT-IDENTIFIER: JP 08255843 A

TITLE: SEMICONDUCTOR ROM DEVICE AND METHOD OF WRITING
DATA
THEREIN

PUBN-DATE: October 1, 1996

INVENTOR-INFORMATION:

NAME

TAKEDA, MINORU

SONEDA, MITSUO

KUBOTA, SHIGEO

ASSIGNEE-INFORMATION:

NAME

SONY CORP

COUNTRY

N/A

APPL-NO: JP07056109

APPL-DATE: March 15, 1995

INT-CL (IPC): H01L021/8246, H01L027/112 , H01L021/02

ABSTRACT:

PURPOSE: To lessen a time necessary for writing data in a semiconductor ROM device for delivery as a product by a method wherein the cross points of a cross point cell structure are connected with amorphous silicon, and the wiring is selectively spot-irradiated with an ultraviolet laser beam according to data patterns.

CONSTITUTION: A word line L<SB>1</SB> and data lines DA<SB>1</SB>, DA<SB>2</SB>, DA<SB>3</SB>, ... are connected together at the cross points of them through a-Si wirings 5<SB>11</SB>, 5<SB>12</SB>, 5<SB>13</SB>, When data are written in this semiconductor ROM device of cross point cell

structure, the a-Si wirings 5<SB>11</SB>, 5<SB>12</SB>, 5<SB>13</SB>, ... are selectively spot-irradiated with ultraviolet laser rays corresponding to a data pattern. a-Si is turned crystalline or into a poly-Si structure by irradiation with ultraviolet laser rays, so that the a-Si wirings 5<SB>11</SB>, 5<SB>12</SB>, 5<SB>13</SB>, ... are lessened enough in load resistance to become electrically conductive, and data are capable of being written in this semiconductor ROM device.

COPYRIGHT: (C)1996,JPO

1

【特許請求の範囲】

【請求項1】 2次元的に配置された配線のクロス点を結線することにより構成されるクロスポイント・セル構造の半導体ROM装置において、

上記クロス点はアモルファス・シリコンから成る配線で結線され、この配線に対してデータのパターンに応じて紫外線レーザ光が選択的にスポット照射されることによりデータが書き込まれて成ることを特徴とする半導体ROM装置。

【請求項2】 2次元的に配置された配線のクロス点を結線する、アモルファス・シリコンから成る配線に対して、データのパターンに応じて紫外線レーザ光を選択的にスポット照射してデータの書き込みを行うことを特徴とする半導体ROM装置のデータ書き込み方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、クロスポイント・セル構造の半導体ROM装置及び半導体ROM装置のデータ書き込み方法に関する。

【0002】

【従来の技術】テレビジョンの γ 補正等の非線形演算を実行するために用いられる表いわゆるテーブル等は、比較的小容量のROMに記憶されており、このROMとしては、例えばクロスポイント・セル構造の半導体ROM装置を用いている。このクロスポイント・セル構造の半導体ROM装置は、縦横、即ち2次元のXY方向に配置された配線のクロス点がそれぞれMOS (metal oxide semiconductor) 構造のトランジスタで結線されるものである。

【0003】ここで、図6にクロスポイント・セル構造の半導体ROM装置の概略的な構成を示し、以下に説明する。

【0004】縦(Y方向)配線は、いわゆるデータ線であり、これらのデータ線DA₁、DA₂、DA₃、・・・は、リセット用トランジスタM₁、M₂、M₃、・・・を介して接地されており、これらのリセット用トランジスタM₁、M₂、M₃、・・・のゲートには、データを出力するタイミングをとるためのリセットパルス信号が入力される。また、横(X方向)配線は、いわゆるワード線であり、入力端子I₁、I₂、・・・、I_nからの入力信号がXデコーダ1に入力され、このXデコーダ1においてデコード処理されることにより、ワード線L₁、L₂、・・・、L_nの内の1本のワード線Lが選択されて、この選択されたワード線Lに電源電圧V_{cc}が加わる。

【0005】上記データ線DAとワード線Lとのクロス点は、トランジスタTによって結線される。具体的には、ワード線L₁とデータ線DA₁、DA₂、DA₃、・・・とのクロス点は、トランジスタT₁₁、T₁₂、T₁₃、・・・によって結線され、ワード線L₂とデータ線DA₁、DA₂、DA₃、・・・とのクロス点は、トランジスタT

2

21、T₂₂、T₂₃、・・・によって結線され、ワード線L_nとデータ線DA₁、DA₂、DA₃、・・・とのクロス点は、トランジスタT_{n1}、T_{n2}、T_{n3}、・・・によって結線されている。これらのトランジスタTのゲートは、接地されたゲート線GLに接続されており、接地電位とされている。

【0006】尚、上記複数のトランジスタTは、Dで示した、常時オン状態のデプレッション型、もしくはEで示した、通常はオフ状態であり電圧を加えることによってオン状態となるエンハンスメント型のトランジスタとなっており、データが書き込まれた状態を示している。

【0007】即ち、クロスポイント・セル構造の半導体ROM装置にプログラム等のデータを書き込むには、データのパターンに対応するイオン注入用マスクを用い、特定のトランジスタのチャネル部のみに不純物イオンの注入を行う。これにより、トランジスタTはエンハンスメント型からデプレッション型に変えられ、トランジスタのゲートは接地電位であっても導通状態となる。このようにして、複数のメモリセルがいわゆるマトリックス状に規則的に配置されたメモリセルアレイにデータのパターンが書き込まれる。ここで、データのパターンとは、マトリックス状のセル上の2次元パターンを示すものであり、また、ビットパターンを示すものである。

【0008】尚、上記イオン注入工程後、配線工程及びパシベーション成膜工程等を経ることにより、製品であるマスクROMが製造される。

【0009】次に、図7に示すデータの入出力のタイミングチャートを用いてクロスポイント・セル構造の半導体ROM装置の動作について説明する。

【0010】具体的には、この図7においては、X方向の配線であるワード線L₁が選択されたときのY方向のデータ線DA₁、DA₂、DA₃におけるデータ出力及びリセットパルス信号の出力タイミングを示す。

【0011】実際の動作においては、時間t₁で図7のAに示すワード線L₁が選択されて、このワード線L₁に電源電圧V_{cc}が加わり、ワード線L₁はHigh (1)の状態になる。尚、このワード線L₁に電源電圧V_{cc}が加わる前に、図7のBに示すリセットパルス信号がデータ線DA₁、DA₂、DA₃に加えられており、全てのデータ線DA₁、DA₂、DA₃がリセット用トランジスタM₁、M₂、M₃によって接地電位、即ちLow (0)の状態にリセットされている。

【0012】ワード線L₁がHigh (1)の状態になると、データ線DA₁は、ワード線L₁とのクロス点のトランジスタT₁₁がデプレッション型であるので導通状態となり、ワード線L₁から電流が流れ、図7のCに示すようにワード線L₁は時間t₁でHigh (1)の状態になる。一方、データ線DA₂は、ワード線L₁とのクロス点のトランジスタT₁₂がエンハンスメント型であるため非導通状態であり、ワード線L₁から電流が流れない。

3

従って、データ線DA₂は、図7のDに示すようにLow(0)の状態のままである。また、データ線DA₃もデータ線DA₁と同様に、図7のEに示すように時間t₁でHigh(1)の状態に変化する。

【0013】このようなデータ線DA₁、DA₂、DA₃からの電流は、図6のXデコーダ1からの入力データに対応する出力データとして、データ出力装置2を介して1又は0のバイナリ・データ列として取り出される。

【0014】

【発明が解決しようとする課題】ところで、上述のクロスポイント・セル構造の半導体ROM装置においては、データを受注して、このデータに応じたパターンを半導体ROM装置に書き込み、製品として納めるまでの期間、いわゆるターンアラウンドタイム(TAT)に2カ月近くかかるため、テレビジョンの機種毎に書き込みデータを変更して生産することが困難である。

【0015】そこで、本発明は上述の実情に鑑み、データの書き込みから製品となるまでの期間を短縮することができる半導体ROM装置及び半導体ROM装置のデータ書き込み方法を提供するものである。

【0016】

【課題を解決するための手段】本発明に係る半導体ROM装置は、クロス点はアモルファス・シリコンから成る配線で結線され、この配線に対してデータのパターンに応じて紫外線レーザ光が選択的にスポット照射されることによりデータが書き込まれて成ることにより上述した課題を解決する。

【0017】また、本発明に係る半導体ROM装置のデータ書き込み方法は、2次元的に配置された配線のクロス点を結線する、アモルファス・シリコンから成る配線に対して、データのパターンに応じて紫外線レーザ光を選択的にスポット照射してデータの書き込みを行うことにより上述した課題を解決する。

【0018】

【作用】本発明においては、クロスポイント・セル構造のクロス点がアモルファス・シリコンから成る配線で結線されており、この配線にデータのパターンに応じて紫外線レーザ光を選択的にスポット照射することによりデータが書き込まれた半導体ROM装置であるので、短期間で製品として製造することができる。

【0019】また、クロスポイント・セル構造のクロス点がアモルファス・シリコンから成る配線に対して、データのパターンに応じて紫外線レーザ光を選択的にスポット照射して半導体ROM装置へのデータの書き込みを行うので、アモルファス・シリコンの結晶化によって配線の抵抗値を低下させ、配線を導通状態にすることによりデータの書き込みを行う。

【0020】

【実施例】以下、本発明の好ましい実施例について、図面を参照しながら説明する。図1には、本発明に係る半

4

導体ROM装置の概略的な構成を示す。

【0021】この図1に示す半導体ROM装置は、2次元的に配置された配線のクロス点を結線することにより構成されるクロスポイント・セル構造となっており、上記クロス点はアモルファス・シリコンから成る配線で結線され、この配線に対してデータのパターンに応じて紫外線レーザ光が選択的にスポット照射されることによりデータが書き込まれて成るものである。

【0022】上記縦(Y方向)配線は、いわゆるデータ線であり、これらのデータ線DA₁、DA₂、DA₃、・・・は、リセット用トランジスタM₁、M₂、M₃、・・・を介して接地されており、これらのリセット用トランジスタM₁、M₂、M₃、・・・のゲートには、データを入力するタイミングをとるためのリセットパルス信号が入力される。また、横(X方向)配線は、いわゆるワード線であり、入力端子I₁、I₂、・・・、I_nからの入力信号がXデコーダ1に入力され、このXデコーダ1においてデコード処理されることにより、ワード線L₁、L₂、・・・、L_nの内の1本のワード線Lが選択されて、この選択されたワード線Lに電源電圧V_{cc}が加わる。上記データ線DA及びワード線Lは、後述するように、多結晶シリコンであるポリシリコン(以下、Poly-Siという)やアルミニウム等の金属材料から成る。

【0023】また、上記データ線DAとワード線Lとのクロス点は、非晶質シリコンであるアモルファス・シリコン(以下、a-Siという)から成るa-Si配線5によって結線される。具体的には、ワード線L₁とデータ線DA₁、DA₂、DA₃、・・・とのクロス点は、a-Si配線5₁₁、5₁₂、5₁₃、・・・によって結線され、ワード線L₂とデータ線DA₁、DA₂、DA₃、・・・とのクロス点は、a-Si配線5₂₁、5₂₂、5₂₃、・・・によって結線され、ワード線L_nとデータ線DA₁、DA₂、DA₃、・・・とのクロス点は、a-Si配線5_{n1}、5_{n2}、5_{n3}、・・・によって結線されている。

【0024】まず、初期状態では、a-Si配線5の負荷抵抗値が非常に高いので、X方向の任意のワード線Lを選択してHigh(1)の状態にしても、そのワード線Lからクロス点に電流が流れず、Y方向のデータ出力装置2からのデータ出力は全てLow(0)となる。

【0025】このクロスポイント・セル構造の半導体ROM装置に対してデータを書き込むには、このデータに対応するパターンに応じてa-Si配線5に選択的に紫外線レーザ光をスポット照射する。紫外線レーザ光照射によるa-Siの結晶化によってa-SiはPoly-Si構造に変わってa-Si配線5の負荷抵抗値が十分に小さくなり、導通状態となってデータが書き込まれた状態となる。

【0026】このように、紫外線レーザ光照射によるa-Siの結晶化を用いた抵抗値の変化を利用してデータ

の書き込みを行う。

【0027】尚、図1に示す複数のa-Si配線5の内
でa-Si配線5₁₁、5₁₂、5₁₃においては、具体的
に、紫外線レーザー光が照射されていないa-Si配線5
12についてはa-Siで示し、紫外線レーザー光が照射さ
れてPoly-Si構造に変化したa-Si配線5₁₁、
5₁₃についてはp-Siで示している。

【0028】次に、上述のクロスポイント・セル構造の
半導体ROM装置にデータを書き込むためのデータ書き
込み装置として紫外線レーザー光スポット照射装置の概略
的な構成を図2に示す。

【0029】図2の紫外線レーザー光スポット照射装置
は、紫外線レーザー光を出射するレーザー光源1、この紫外
線レーザー光をオン/オフ制御する電子式シャッター2、紫
外線レーザー光を集光する集光光学系4、2次元の方向に
移動するXYステージ6、照射された紫外線レーザー光の
反射光を撮像するCCDカメラ8、この撮像された画像
を表示するモニター9、及び上記XYステージ6とモニター
9とを制御する制御装置7等から構成される。この紫外
線レーザー光スポット照射装置によって、半導体ROM装
置のa-Si配線に対して紫外線レーザービームのスポット
を走査して選択的に照射することにより、データに応
じたパターンが書き込まれる。

【0030】この紫外線レーザー光スポット照射装置で
は、コンピュータ等から成る制御装置7の制御により、
レーザー光源1から紫外線レーザー光いわゆるUVレーザー光
が出射される。この紫外線レーザー光としては、例えば連
続発振が可能なNd:YAGレーザーの第4高調波を用い
た遠紫外線レーザー光等が用いられる。

【0031】ここで、紫外線レーザー光を出射するレー
ザ光源1、即ち紫外レーザー光源の具体的な構成を図3に示
す。

【0032】この紫外レーザー光源においては、励起用光
源素子として図示しないレーザーダイオード等の半導体レ
ーザ素子を用いており、この半導体レーザー素子からの波
長808nmの励起用レーザー光は、1/4波長板(QWP)
31の入射面から、例えばNd:YAGを用いたレ
ーザ媒質32に入射される。

【0033】ここで、上記1/4波長板31の入射面には、
上記励起用レーザー光を透過し、レーザー媒質32で発生
する波長1064nmの基本波レーザー光を反射するよう
な波長選択性を持った反射面いわゆるダイクロイック
ミラーが形成されている。

【0034】上記レーザー媒質32で発生した波長106
4nmの基本波レーザー光は、フィルタ33によってその
出力が調節されて折り返しミラー35で反射された後、
アウトプットカップラ36を介して例えばKTPより成る
非線形光学結晶素子37に入射されることにより、第2
高調波発生(SHG)が行われる。この第2高調波発生
による波長532nmの第2高調波レーザー光は、ミラー

40で反射された後、ミラー38で反射される。

【0035】上記ミラー38で反射されたレーザー光は、
レンズ39を介して光アイソレータ41に入射される。

【0036】この光アイソレータ41は、入射された第
2高調波レーザー光のレーザー素子への戻り光を回避するも
のである。この光アイソレータ41を通過した第2高調
波レーザー光は、電気光学位相変調器(EOM)42に入
射されて位相変調が施される。即ち、出力される遠紫外
線レーザー光の位相変調が行われる。この位相変調された
第2高調波レーザー光は外部共振器50に入射される。

【0037】上記外部共振器50は、反射手段として、
凹面ミラー51、アウトプットカップラ52、及び反射ミ
ラー54、55を備えることにより構成される。また、
この外部共振器50の光路内には、例えばBBO等の非
線形光学結晶より成る波長変換素子53が配置される。
これにより、この外部共振器50では第4高調波発生が
行われて、波長266nmの遠紫外線レーザー光が発生さ
れる。

【0038】また、この外部共振器50では、上位凹面
ミラー51の位置決めを行うためにボイスコイルモータ
(VCM)を用いており、このVCMによって凹面ミラ
ー51の位置を移動制御することにより、外部共振器5
0内の光路長を微小変化させることができるようになさ
れている。

【0039】具体的には、凹面ミラー51に入射された
第2高調波レーザー光は光検出器44に送られて検出され
る。この光検出器44からの検出信号はロッキング回路
45に送られ、このロッキング回路45によってVCM
が駆動制御されることにより凹面ミラー51の位置が制
御される。

【0040】これにより、外部共振器50の共振周波数
が制御されて、第2高調波レーザー光を効率良く外部共振
器50内に引き込み、遠紫外線レーザー光を安定して発生
させることができる。また、ロッキング回路45では、
電気光学位相変調器42の位相変調の制御も行う。

【0041】上記レーザー光源1から出射される紫外線レ
ーザ光は、連続発振が可能なレーザー光であり、この連続
発振される紫外線レーザー光は、音響光学変調(AOM)
素子等を利用した高速な電子式シャッター2によって、X
Yステージ6上の半導体ROM装置である半導体チップ
5上にスポット照射されるようにオン/オフ制御され
る。この電子式シャッター2で制御された紫外線レーザー光
は、ミラー3に反射され、対物(集光)レンズ等から成
る集光光学系4によって、半導体チップ5上に直径1μ
m程度のスポットサイズに集光される。

【0042】上記半導体チップ5は精密に移動制御され
るXYステージ6上に積載されており、また、このXY
ステージ6はコンピュータ等を用いた制御装置7によっ
て2次元的に駆動制御される。これにより、XYステー
ジ6は、所望のメモリセル、即ちa-Si配線上に光ス

7

ポットが集光されるような位置に駆動される。

【0043】また、制御装置7は、レーザ光源1から射出される紫外線レーザ光の出力を制御しており、この制御された紫外線レーザ光が、所定の時間だけ所望のa-Si配線に照射されるように、上記電子式シャッター2が開閉される。このような作業操作を繰り返して行うことにより、データの書き込みが行われる。

【0044】ここで、図3及び図4を用いてメモリセルの構造を説明する。

【0045】図3は、メモリセルの平面図を示し、図4

は、メモリセルの断面構造図を示すものである。

【0046】この図3及び図4においては、X方向のワード線Lはアルミニウム(A1)から成るA1配線4で示されるものであり、Y方向のデータ線DAはPoly-Siから成るPoly-Si配線3で示されるものである。このA1配線4とPoly-Si配線3とのクロス点は、図4に示すように、A1配線4とPoly-Si配線3とに接触したa-Si配線5で結線される。ここで、A1配線4とa-Si配線5との接触いわゆるコンタクトはコンタクト層C₁によってなされており、Poly-Si配線3とa-Si配線5とのコンタクトはコンタクト層C₂によってなされている。

【0047】具体的には、図5に示すように、Si基板6上のSiO₂から成る絶縁膜7上に、Poly-Si配線3及びA1配線4が形成され、このPoly-Si配線3とA1配線4との中間に、Poly-Si配線3及びA1配線4に接触してa-Si配線5が形成されている。そして、図4のレーザ光照射領域LAで示す領域に紫外線レーザ光が照射される。

【0048】尚、A1配線4上には、SiO₂から成る、紫外線レーザ光に対して透過率の高いパシベーション膜8が膜厚2μm程度で形成されており、紫外線レーザ光はこのパシベーション膜8を介してa-Si配線5上に照射される。

【0049】また、a-Si配線5は、十分な抵抗値を確保し、また、紫外線レーザ光が照射される領域を広く取るために、なるべく細く長くなるように配置することが好ましい。

【0050】また、上記a-Si配線5の抵抗値の変化の程度は、a-Siの材料特性、特にリン、ヒ素等の不純物のドーピング量に依存するものであり、適切な条件を適用すれば、抵抗値の変化を3〜4桁の変化とすることが可能である。

【0051】このように、クロスポイント・セル構造の半導体ROM装置である半導体チップ25上を、集光されたレーザビームの光スポットが走査されて、所望のデータパターンに対応するa-Si配線5に選択的に照射されることによりデータが書き込まれる。

【0052】このデータが書き込まれた半導体ROM装置におけるデータの入出力動作は、従来のトランジスタ

8

を用いたクロスポイント・セル構造の半導体ROM装置におけるデータの入出力動作とはほぼ同様に行われる。

【0053】具体的には、図1に示す、a-SiがPoly-Si構造に変化したクロス点のa-Si配線5₁₂では抵抗値が十分に低くなり、導通状態に近いので、例えば、選択されたX方向のワード線L₁からa-Si配線5₁₂に電流が流れると、このa-Si配線5₁₂に対応するY方向のデータ線DA₂からの出力がHigh

(1)になる。一方、クロス点のa-Si配線5₁₁、5₁₃はa-Siのままであるので、これらのクロス点では十分な電流が流れずに、対応するY方向のデータ線DA₁、DA₃からの出力はLow(0)となる。これにより、Xデコード1からの任意のデータ入力に対して、Y方向のデータ線DAからのデータ出力を1又は0のバイナリデータ列として取り出すことができる。

【0054】また、上記集光光学系4の対物レンズは、紫外域から可視域までの広い波長域に渡って色収差補正されたものであり、データの書き込み作業中には、上記半導体チップ5上に照射された光スポットの反射光が、ミラー3を介してCCDカメラ8の撮像素子いわゆるCCD上に結像するように調整されている。このCCDカメラ8で得られたデータの書き込み状態の画像信号は、テレビジョン等のモニター9に送られる。このモニター9は制御装置7によって制御されており、このモニター9にCCDカメラ8からの画像信号から画像を表示することにより、データの書き込み状態を観察することができる。

【0055】尚、上記実施例では、データを書き込むときに用いる紫外線レーザ光として半導体レーザの第4高調波による紫外線レーザ光を用いた場合について説明しているが、この紫外線レーザ光としては連続発振される紫外線レーザ光であればよく、半導体レーザ以外のレーザ光源を用いることが可能である。

【0056】

【発明の効果】以上の説明からも明らかなように、本発明に係る半導体ROM装置は、クロス点はアモルファス・シリコンから成る配線で結線され、この配線に対してデータのパターンに応じて紫外線レーザ光が選択的にスポット照射されることによりデータが書き込まれて成ることにより、従来の半導体ROM装置よりも構造的に単純であり、容易に製造することができるので、製造コストの削減やTATの短縮に効果的である。また、半導体ROM装置にマイクロコードを書き込み、この半導体ROM装置をパーソナルコンピュータやエンジニアリングワークステーション(EWS)等の電子情報機器に組み込んで、それぞれの電子情報機器の個別の識別番号とすることにより、これらの電子情報機器のネットワーク上での管理を容易に行うことができ、不正なネットワーク操作や電子情報機器の盗難等の防止に有効に役立たせることができる。

【0057】また、本発明に係る半導体ROM装置のデ

ータ書き込み方法は、2次元的に配置された配線のクロス点を結線する、アモルファス・シリコンから成る配線に対して、データのパターンに応じて紫外線レーザー光を選択的にスポット照射してデータの書き込みを行うことにより、アモルファス・シリコンの結晶化によって配線の抵抗値を低下させ、配線を導通状態にすることによりデータの書き込みを行うことができるので、パッケージされた形態の半導体ROM装置に対してデータの書き込みを行うことができる。具体的には、パッケージの形態で初期化された状態の、データ書き込み前の半導体ROMチップを多量に用意しておき、例えばテレビジョンの機種毎に補正用テーブルのデータを変えてデータの書き込みを行って半導体ROM装置を生産する、というようなフレキシブルな半導体ROM装置の生産を行うことができる。

【図面の簡単な説明】

【図1】本発明に係る半導体ROM装置の概略的な構成図である。

【図2】紫外線レーザー光スポット照射装置の概略的な構成図である。

【図3】紫外レーザー光源の概略的な構成図である。

【図4】メモリスルの概略的な平面図である。

【図5】メモリスルの概略的な断面構造図である。

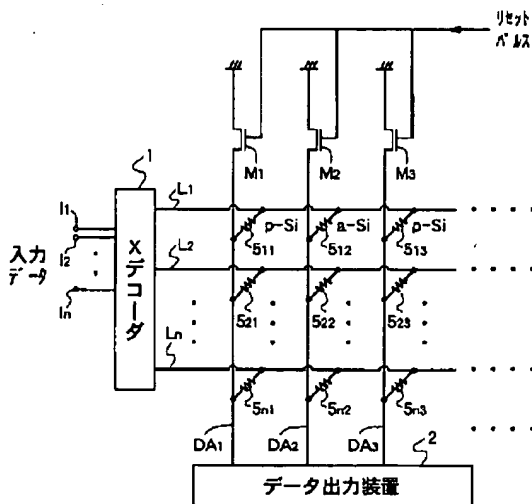
【図6】従来の半導体ROM装置の概略的な構成図である。

【図7】データ入出力のタイミングチャート図である。

【符号の説明】

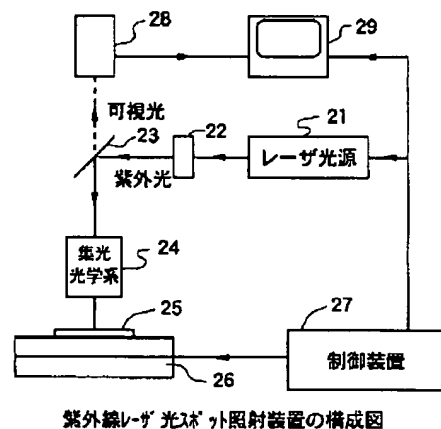
- 1 Xデコーダ
- 2 データ出力装置
- 3 Poly-Si配線
- 4 Al配線
- 5 a-Si配線
- 6 Si基板
- 7 絶縁膜
- 8 パシベーション膜
- 21 レーザ光源
- 22 電子式シャッター
- 24 集光光学系
- 25 半導体チップ
- 26 XYステージ
- 27 制御装置
- 28 CCDカメラ
- 29 モニタ

【図1】



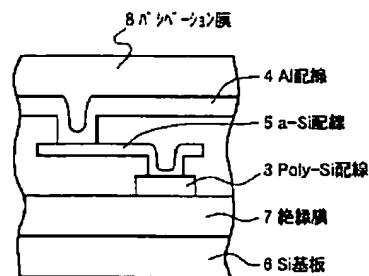
半導体ROM装置の構成図

【図2】



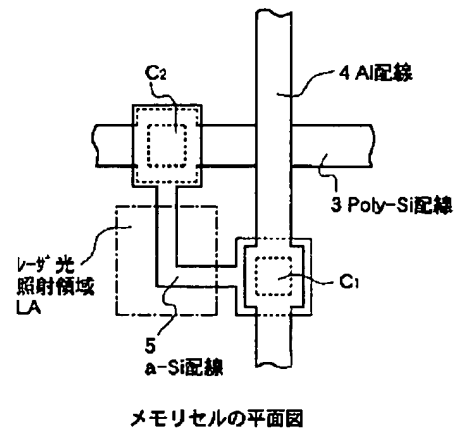
紫外線レーザー光スポット照射装置の構成図

【図5】

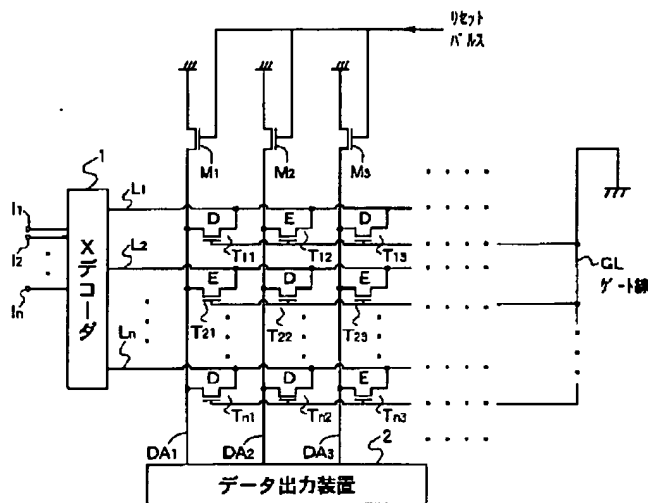


メモリスルの断面構造図

【図4】



【図6】



【図7】

